




	A	B	C	D	E	F	G	H	J	K	L	M	N	P	R	T	U	V	W	Y	AA	AB	AC	AD	AE	AF	AG	AH	AJ	AK	AL			
16	MB_DATA [8]	VSS	MB_DATA [13]	VSS	MA_DATA [2]	VSS	MA_DATA [7]	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	MA_DATA [56]	VSS	MA_DATA [61]	VSS	MB_DATA [50]	VSS	MB_DATA [55]	16		
15	MB_DATA [2]	MB_DATA [7]	MB_DATA [3]	MB_DATA [12]	MA_DATA [6]	MA_DQS _H[0]	MA_DQS _L[0]	MA_DM[0]	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	MA_DQS _H[7]	MA_DQS _L[7]	MA_DM[7]	MA_DATA [57]	MB_DATA [51]	MB_DATA [60]	MB_DATA [56]	MB_DATA [61]	15		
14	MB_DATA [6]	VSS	MB_DQS _H[0]	VSS	MA_DATA [1]	VSS	MA_DATA [0]	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	MA_DATA [63]	VSS	MA_DATA [62]	VSS	MB_DM[7]	VSS	MB_DATA [57]	14		
13	MB_DATA [1]	MB_DM[0]	MB_DQS _L[0]	MB_DATA [0]	MB_DATA [5]	MA_DATA [4]	MA_DATA [5]	MA_DATA [4]	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	MA_DATA [59]	MA_DATA [58]	MB_DATA [59]	MB_DATA [58]	MB_DATA [63]	MB_DQS _L[7]	MB_DQS _H[7]	MB_DATA [62]	13		
12	VTT	VTT	VTT	VTT	VDDR_SENSE	M_VREF	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VTT	VTT	VTT	VTT	12	
11	VSS	VSS	TEST29_H	TEST29_L	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	M_ZN	M_ZP	VDDIO_FB_H	VDDIO_FB_L	11
10	TEST25_H	TEST25_L	VDDA	VDDA	VDD	TEST19	VDD	VSS	TEST28_H	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VSS	TCK	TRST_L	TDO	TDI	10
9	VSS	VSS	PWROK	VDD	TEST18	VDD	VSS	TEST28_L	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	THERM_DC	TEST12	TEST22	TEST27	TMS	9
8	CLKIN_H	CLKIN_L	VDD	LDT_STOP_L	VDD	TEST15	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	THERM_DA	TEST23	TEST20	TEST24	TEST21	8
7	VSS	VDD	RESET_L	VDD	TEST16	VDD	TEST10	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	VDD	VSS	TEST3	TEST13	THERM_TRIP_L	PROC_HOT_L	7
6	VDD	DBRDY	VDD	TEST17	VDD	TEST9	VDD	VLDT_B	L0_CADIN_H[8]	L0_CADIN_L[8]	L0_CADIN_H[10]	L0_CADIN_L[10]	L0_CLKIN_H[1]	L0_CLKIN_L[1]	L0_CADIN_H[13]	L0_CADIN_L[13]	L0_CADIN_H[15]	L0_CADIN_L[15]	L0_CTLOUT_L[1]	L0_CTLOUT_H[1]	L0_CADOUT_L[14]	L0_CADOUT_H[14]	L0_CADOUT_L[12]	L0_CADOUT_H[12]	L0_CADOUT_L[11]	L0_CADOUT_H[11]	L0_CADOUT_L[9]	L0_CADOUT_H[9]	TEST2	SID	SIC	6		
5	DBREQ_L	VDD	TEST14	VDD	TEST7	VDD	RSVD_26	VLDT_B	VSS	L0_CADIN_L[9]	VDD	L0_CADIN_L[11]	VSS	L0_CADIN_L[12]	VDD	L0_CADIN_L[14]	VSS	L0_CTLIN_L[1]	VDD	L0_CADOUT_H[15]	VSS	L0_CADOUT_H[13]	VDD	L0_CLKOUT_H[1]	VSS	L0_CADOUT_H[10]	VDD	L0_CADOUT_H[8]	TEST6	TEST26	VSS	5		
4	VDD	VSS	VDD	TEST8	VDD	VSS	RSVD_24		VSS	L0_CADIN_H[9]	VDD	L0_CADIN_H[11]	VSS	L0_CADIN_H[12]	VDD	L0_CADIN_H[14]	VSS	L0_CTLIN_H[1]	VDD	L0_CADOUT_L[15]	VSS	L0_CADOUT_L[13]	VDD	L0_CLKOUT_L[1]	VSS	L0_CADOUT_L[10]	VDD	L0_CADOUT_L[8]	VLDT_A	RSVD_20	RSVD_19	4		
3	VSS	VDD	VSS	VDD	VID[2]	RSVD_23	RSVD_25		VSS	L0_CADIN_H[0]	VSS	L0_CADIN_H[2]	VDD	L0_CLKIN_H[0]	VSS	L0_CADIN_H[5]	VDD	L0_CADIN_H[7]	VSS	L0_CTLOUT_L[0]	VDD	L0_CADOUT_L[6]	VSS	L0_CADOUT_L[4]	VDD	L0_CADOUT_L[3]	VSS	L0_CADOUT_L[1]	VDD	VLDT_A	RSVD_21	CPU_PRESENT_L	3	
2		VDD	VID[5]	VID[1]	RSVD_22	VDD_FB_H	VLDT_B	L0_CADIN_L[0]	VSS	L0_CADIN_L[2]	VDD	L0_CLKIN_L[0]	VSS	L0_CADIN_L[5]	VDD	L0_CADIN_L[7]	VSS	L0_CTLOUT_H[0]	VDD	L0_CADOUT_H[6]	VSS	L0_CADOUT_H[4]	VDD	L0_CADOUT_H[3]	VSS	L0_CADOUT_H[1]	VDD	VLDT_A	VSS	2				
1		VID[3]	VID[4]	VID[0]	PSI_L	VDD_FB_L	VLDT_B	L0_CADIN_H[1]	L0_CADIN_L[1]	L0_CADIN_H[3]	L0_CADIN_L[3]	L0_CADIN_H[4]	L0_CADIN_L[4]	L0_CADIN_H[6]	L0_CADIN_L[6]	L0_CTLIN_H[0]	L0_CTLIN_L[0]	L0_CADOUT_L[7]	L0_CADOUT_H[7]	L0_CADOUT_L[5]	L0_CADOUT_H[5]	L0_CADOUT_L[0]	L0_CADOUT_H[0]	L0_CADOUT_L[2]	L0_CADOUT_H[2]	L0_CADOUT_L[0]	L0_CADOUT_H[0]	VLDT_A	1					
	A	B	C	D	E	F	G	H	J	K	L	M	N	P	R	T	U	V	W	Y	AA	AB	AC	AD	AE	AF	AG	AH	AJ	AK	AL			

Socket AM2

Socket AM2

примечание от maso: VLDT_B соединено с VLDT_A непосредственно в процессоре.
Со стороны VLDT_B источники питания не подключаются - только конденсатор.