

щих сигналов позволяет организовать в системе прямой доступ к памяти и прерывания основной программы посредством интерфейсных БИС.

Выполнение команд происходит в течение от одного до пяти машинных циклов. Каждый из них связан с обращением к памяти или к устройствам ввода-вывода и занимает от трех до пяти тактов. В первом машинном цикле происходит выборка из памяти и прием в регистр команды первого байта команды (код операции), который после дешифрации преобразуется в устройстве управления в набор соответствующих управляющих сигналов. В последующих тактах этого же машинного цикла происходит исполнение операции. Для выполнения простой команды требуется всего один машинный цикл. Если же для выполнения команды необходима дополнительная выборка байтов информации, то начинается второй машинный цикл. Если второго цикла недостаточно, то организовываются последующие машинные циклы для дальнейшего обмена данными.

В перечень команд, выполняемых микропроцессором, входят арифметические команды, логические, пересылочные, команды загрузки, хранения, сдвига, ввода-вывода, команды переходов и связи с подпрограммами.

Кроме основного режима работы микропроцессорного элемента — записи, чтения и переработки информации, — существуют еще специфические режимы, когда микропроцессор передает управление системой интерфейсным БИС. Это режимы прерывания обработки основной программы и прямого

возможно при переходе адресных шин и шин данных — микропроцессора в высокоимпедансное состояние).

ЗПР	— запрос прерывания — вход сигнала от внешнего устройства, информирующего о запросе на прерывание основной программы.
ПЗХ	— подтверждение захвата — выход сигнала-реакции на захват, подтверждающий, что шины адресные и данных отключены от системных магистралей.
ЖД	— ожидание — выход сигнала, свидетельствующего, что микропроцессор находится в состоянии ожидания.
РПР	— разрешение прерывания — выход сигнала, разрешающего прерывание основной программы.
П	— прием — выход сигнала, подтверждающего прием информации с магистрали данных (от памяти или устройства ввода-вывода).
ВД	— выдача — выход сигнала, подтверждающего выдачу байта информации на магистраль данных (для записи в память или к устройству ввода-вывода).
F	— синхронизация — выход сигнала, свидетельствующего о начале машинного цикла.

Классификационные параметры при T_{окр. ср.} = 25 °C

Наименование выводов	
D0 — D7	— шина данных — входы с тремя состояниями, предназначенные для приема и выдачи данных и команд между элементом, памятью и внешними устройствами ввода-вывода.
A0 — A15	— адресная шина — выходы с тремя состояниями, предназначенные для обращения к ячейкам памяти или к устройствам ввода-вывода.
C1 — C2	— входы тактирующих импульсов.
R	— установка — вход сигнала установки элемента в исходное состояние.
Г	— готовность — вход сигнала, информирующего элемент о готовности памяти (внешнего устройства) ввести или принять информацию по шине данных.
ЗХ	— захват — вход сигнала, означающего запрос системы на предоставление им магистральных шин (это

Разрядность шины данных, бит	8
Разрядность адресной шины, бит	16
Объем адресуемой памяти, кбайт	64
Число команд	78
Максимальное число подключаемых внешних устройств ввода-вывода	256/256
Число каналов запроса прерывания	8
Производительность при выполнении операций вида регистр-регистр, тыс. операций в с	625
Время выполнения команды вида регистр-регистр, мкс	1,6
Потребляемая мощность, Вт	1,5
Ток утечки по входам, мкА	1
Ток утечки на шинах адресных и данных, мкА	10
Время спада и нарастания входного напряжения на выводах элемента, не более, нс	30
Вид адресации	прямая, косвенная, непосредственная, межрегистравая, по указателю стека

Эксплуатационные параметры

Напряжение U _{пит1} , В	12 ± 5 %
Напряжение U _{пит2} , В	5 ± 5 %
Напряжение U _{пит3} , В	5 ± 5 %
Напряжение логической 1 тактирующих импульсов, В, не менее	10
Напряжение логического 0 тактирующих импульсов, В, не более	0,8
Входное напряжение логической 1, В, не менее	3,3
Выходное напряжение логической 1, В, не менее	3,7
Входное напряжение логического 0, В, не более	0,6
Выходное напряжение логического 0, В, не более	0,45
Предельная частота тактирующих импульсов, МГц	2,5
Предельный выходной ток логической 1, мА	0,1
Предельный выходной ток логического 0, мА	1,8
Пределы рабочей температуры окружающей среды, °C	-10...+70

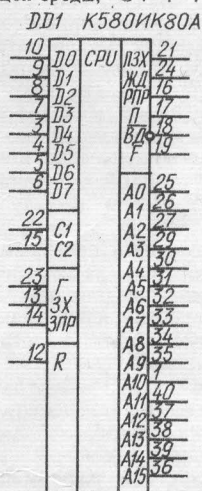


Рис. 3

доступа к памяти. В первом случае запросы на прерывание поступают от внешних устройств на вход «Запрос прерывания». Элемент отвечает сигналом «Разрешение прерывания» и переводит шины адресные и данных в состояние высокого импеданса. В случае запроса на прямой доступ к памяти в элемент поступает входной сигнал «Захват», он отвечает выходным сигналом «Подтверждение захвата» и путем перевода шин адресной и данных в высокоимпедансное состояние отключается от системных магистралей.

Схемно-графическое обозначение микропроцессора показано на рис. 3 (вывод 25 — плюс U_{пит1}, 20 — плюс U_{пит2}, 11 — минус U_{пит3}, 2 — общ.).

Продолжение следует

А. ЮШИН

г. Москва